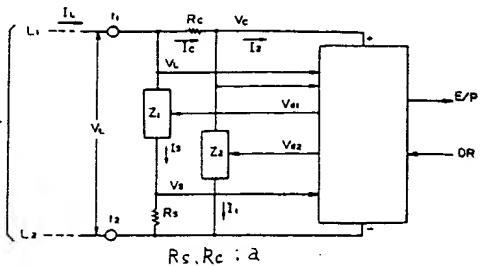


## (54) SIGNAL RECEIVER

(11) 61-69221 (A) (43) 9.4.1986 (19) JP  
 (21) Appl. No. 59-189707 (22) 12.9.1984  
 (71) YAMATAKE HONEYWELL CO LTD (72) SHINICHI AKANO  
 (51) Int. Cl. H04B3/50, H04Q9/00

**PURPOSE:** To attain a monolithic control circuit and to facilitate easy miniaturization of a signal receiver by transmitting only a current showing the signal value through an impedance element for reception to perform reception and flowing freely a power supply current to a load circuit.

**CONSTITUTION:** A current  $I_c$  flowing to a resistor  $R_c$  serving as an impedance element for reception is defined as  $I_c = (inter-line voltage V_L - load side voltage V_c)/R_c$ . Therefore a current  $I_s = I_L - I_c$  is satisfied by controlling the impedances of variable impedance element  $Z_1$  and  $Z_2$  so as to fix both the  $V_L$  and  $V_c$  and the controlling a current  $I_s$ . In other words, a current  $I_s$  flowing to a resistor  $R_s$  has only a signal component of 0~16mA in case the line current  $I_L$  is equal to 4~20mA, for example, by setting the current  $I_c$  at a level equal to a bias component. Then the reception value can be detected by the voltage  $V_s$ . Furthermore, a power supply current of maximum 4mA can be freely supplied when the current  $I_L$  is equal to 4~20mA.



CNT: control circuit (load circuit). a: impedance element

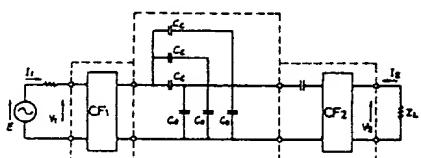
## (54) CARRIER CURRENT COMMUNICATION EQUIPMENT USING DISTRIBUTION LINE

(11) 61-69222 (A) (43) 9.4.1986 (19) JP  
 (21) Appl. No. 59-192186 (22) 13.9.1984  
 (71) TOKYO ELECTRIC POWER CO INC:THE(4) (72) FUMIO AOKI(5)  
 (51) Int. Cl. H04B3/54

$$(Y_1) = (A \cdot B) (A \cdot B) (A \cdot B) (V_1)$$

**PURPOSE:** To attain a carrier current communication equipment small in mismatching loss by preparing an equivalent circuit and connecting the communication equipment to a distribution line via said equivalent circuit and a coupling filter having the minimum mismatching loss with the distribution line.

**CONSTITUTION:** An equivalent circuit (shown in diagram) is provided to design a coupling filter. Here a signal source E for transmission is provided together with a transmission current  $I_1$ , the transmission voltage  $V_1$ , a coupling filter  $CF_1$  for transmission, a coupling filter  $CF_2$  for reception, the capacity  $C_c$  of a coupling capacitor, the capacity  $C_0$  obtained by regarding the earth capacity of a cable as a centralized constant and totallizing these constants every bus, the reception voltage  $V_2$ , a reception current  $I_2$  and a load impedance  $Z_L$  at the reception side respectively. In such constitution of the equivalent circuit, an F matrix shown by an equation I is obtained. Here  $A_1 \sim D_1$  and  $A_3 \sim D_3$  show four terminal constants of both filters  $CF_1$  and  $CF_2$  respectively together with four terminal constants  $A_2 \sim D_2$  set between both filters  $CF_1$  and  $CF_2$ . The equation I is synthesized to an equation II. Then a line loss is calculated and a coupling filter having the minimum line loss is designed.

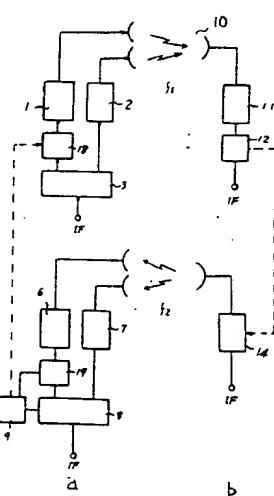


## (54) CONTROL SYSTEM FOR TRANSMISSION SPACE DIVERSITY

(11) 61-69224 (A) (43) 9.4.1986 (19) JP  
 (21) Appl. No. 59-190806 (22) 12.9.1984  
 (71) FUJITSU LTD (72) TADASHI KAWADA  
 (51) Int. Cl. H04B7/04

**PURPOSE:** To attain the cost reduction of a device and also to realize the effective use of a service by controlling a phase for transmission through a reception SD control circuit and by means of the 1-bit control information.

**CONSTITUTION:** The two transmission waves sent from a station A by a transmission SD system are synthesized by an antenna 10, and the amplitude distortion produced on a transmission line is compensated to obtain a wave having the flat amplitude characteristics. This wave is converted into an IF signal through a receiver 11 and taken outside. A monitor circuit 12 always monitors whether the amplitude characteristics are kept within the prescribed value or not. With this monitor 0 and 1 are delivered when the difference of level between the center frequency extracted out of the IF signal and the frequencies at both ends is within the prescribed value and exceeds this value respectively. This information is sent to the station A from a transmitter 14. When the information 0 is detected at the station A, both phase shifters 18 and 19 for transmission and reception respectively are controlled at a time by the control signal of a reception SD circuit 9. Then the control signal having the polarity opposite to the control signal of the shifter 19 is applied to the shifter 18 when the information 1 is detected.



a: station A. b: station B

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-069224  
 (43)Date of publication of application : 09.04.1986

(51)Int.Cl. H04B 7/04

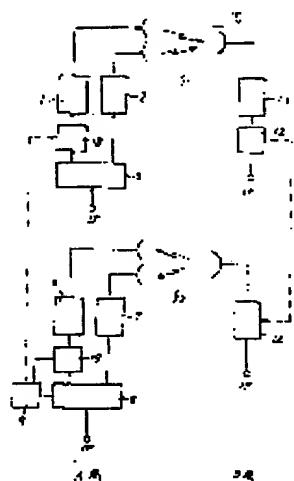
(21)Application number : 59-190806 (71)Applicant : FUJITSU LTD  
 (22)Date of filing : 12.09.1984 (72)Inventor : KAWADA TADASHI

## (54) CONTROL SYSTEM FOR TRANSMISSION SPACE DIVERSITY

### (57)Abstract:

**PURPOSE:** To attain the cost reduction of a device and also to realize the effective use of a service by controlling a phase for transmission through a reception SD control circuit and by means of the 1-bit control information.

**CONSTITUTION:** The two transmission waves sent from a station A by a transmission SD system are synthesized by an antenna 10, and the amplitude distortion produced on a transmission line is compensated to obtain a wave having the flat amplitude characteristics. This wave is converted into an IF signal through a receiver 11 and taken outside. A monitor circuit 12 always monitors whether the amplitude characteristics are kept within the prescribed value or not. With this monitor 0 and 1 are delivered when the difference of level between the center frequency extracted out of the IF signal and the frequencies at both ends is within the prescribed value and exceeds this value respectively. This information is sent to the station A from a transmitter 14. When the information 0 is detected at the station A, both phase shifters 18 and 19 for transmission and reception respectively and controlled at a time by the control signal of a reception SD circuit 9. Then the control signal having the polarity opposite to the control signal of the shifter 19 is applied to the shifter 18 when the information 1 is detected.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

⑨ 日本国特許庁 (JP)      ⑩ 特許出願公開  
 ⑪ 公開特許公報 (A)      昭61-69224

⑫ Int.CI.  
H 04 D 7/04

識別記号      庁内整理番号  
7251-5K

⑬ 公開 昭和61年(1986)4月9日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 送信スペースダイバーシチ制御方式

⑮ 特願 昭59-190806  
⑯ 出願 昭59(1984)9月12日

⑰ 発明者 川田 正 川崎市中原区上小田中1015番地 富士通株式会社内  
 ⑱ 出願人 富士通株式会社 川崎市中原区上小田中1015番地  
 ⑲ 代理人 弁理士 松岡 宏四郎

### 明細書

#### 1. 発明の名称

送信スペースダイバーシチ制御方式

#### 2. 特許請求の範囲

A局からB局へは送信スペースダイバーシチ方式を用い、該B局から該A局へは受信スペースダイバーシチ方式を使用して通信する際に、該A局の受信スペースダイバーシチ動作に必要な制御信号で該A局の送信スペースダイバーシチ動作も制御し、該A局の送信スペースダイバーシチ動作が好ましくない方向に制御された時は、これを検出した該B局監視回路よりの情報により該送信スペースダイバーシチ動作の制御を逆方向に制御する様にした事を特徴とする送信スペースダイバーシチ制御方式。

#### 3. 発明の詳細な説明

##### (産業上の利用分野)

本発明はフェージングの発生する確率の高い隣接区間に使用される送信スペースダイバーシチ(以下SDと省略する)制御方式の改良に関するもの

である。

デジタルは号を例えれば多極位交換幅変調方式を用いたマイクロ波多重無線装置で伝送する際、伝播路で発生するフェージングに依って生ずる受信波の振幅差により、受信されたデジタル信号の誤り事が悪化する。

そこで、2つの送信機及びアンテナを用いて送出された電波を1つのアンテナで受信する送信SD方式、又は1つの送信機及びアンテナを用いて送出された電波を2つのアンテナ及び受信機で受信する受信SD方式を採用し、受信波の振幅特性を出来るだけ平坦にしてフェージングの影響を軽減しているが、通常はコストの点から受信SD方式が広く用いられている。

しかし、例えば端局と中継局間の無線回線にSD方式を適用する際、受信SD方式を適用すると両間に受信アンテナを2つずつ設置しなければならないが、従来の局舎を利用する場合どちらかの局で2つのアンテナを設置できない事がある。

この時、局舎の改修にはかなりのコストが必要

## 特開昭61- 69224 (2)

となり、送信SD方式の方がコスト的に安い時は、一方の局に送受信アンテナをそれぞれ2つづつ設置してその局から他局へは送信SD方式、巡回線は受信SD方式を採用することがある。

この場合、より安価な送信SD方式が望望されている。

## (従来の技術)

第2図は従来の送信SD方式及び受信SD方式のブロック図を示す。

まず、A局の端子に加えられた中間周波信号（以下IP信号と省略する）はハイブリッド回路3で分割され、一部は送信機2、アンテナ5を介して、残りの部分は送信用移相器18で位相回転を受けた後、SD送信機1で必要な送信出力及び周波数に変換され、アンテナ4を介して同一周波数でB局に送出される。

そして、B局のアンテナ10を通った受信波は受信機11で周波数変換・増幅されIP信号として外部に送出されるが、一部は監視回路12で受信波の中心周波数、伝送帯域の両端の周波数におけるレベ

ル量から、A局の送信用移相器18の移相量をどちらの方向に変化させるかを送信SD制御回路13で求め、その情報を送信機14、アンテナ15を介してA局に送出される。

一方、B局よりの電波はA局の2つのアンテナ16、17で受信され、SD受信機6で周波数変換・増幅された後、受信用移相器19で位相回転を受けたIP信号と、受信機7で周波数変換・増幅されたIP信号とが合成器8で合成され、IP信号として外部に送出される。

この時、送信用移相器18は合成器8より取出されたB局より制御情報により、指定された方向に1ステップ（例えば約1.4度）だけ位相回転する。

この様な手順を繰返しB局よりの制御情報により送信用移相器18の回転方向が逆になれば、その前の状態が最適としてその状態に送信用移相器18は停止される。

又、受信用移相器19の制御も移相器18と同じく外部に送出されるIP信号の振幅特性が平坦になる様に、受信SD制御回路9からの制御信号で制御さ

れる。

尚、送信周波数はA局→B局用として $f_1$ を、B局→A局用として $f_2$ を使用する。

## (発明が解決しようとする問題点)

上記説明の様に送信SD方式と受信SD方式を併用した従来のシステムの場合、送信側の制御は相手局の送信SD制御回路より得られた制御信号により、受信側の制御は受信SD制御回路よりの制御信号によってそれぞれ別々に制御されているので、2つの制御回路が必要となり装置の価格が高価になる。

又、送信SD制御回路よりの制御信号は打合せ信号等を伝送するサービス回線を介して相手局に伝送されるが、サービス回線の周波数帯域幅は定められているので、送信SD制御信号を送出する帯域幅だけ伝送されるべき信号が減少し、サービス回線の有効利用が行われないと云う2つの問題点がある。

## (問題点を解決するための手段)

上記の問題点は、A局の受信SD動作に必要な制御情報で該A局の送信SD動作も制御し、該送信SD

動作が好ましくない方向に制御された時は、これを抜出したB局監視回路よりの情報により該送信SD動作を逆方向に制御する様にした本発明の送信SD制御方式により解決される。

## (作用)

上記本発明の手段によれば、例えばA局→B局及びB局→A局に使用する送信周波数の差がありなく、伝送区間が同一の場合、両方の伝送状態は殆同一と見なす事ができる。

そこで、A局の受信SD制御回路からの制御信号を受信用移相器の制御だけでなく、送信用移相器の制御にも利用することにより、B局に設けられている送信SD制御回路が不要となる。

但し、上記の条件が満たされない場合が発生する可能性があることを考慮して、B局で得られたA局よりの合成受信波の振幅特性が規定値より大きな値になった時は、B局監視回路より例えば1ピットの制御信号をA局に送出して、送信用移相器の位相回転方向を今迄と逆になる様に制御する。これにより、送信SD制御回路を省略することが

## 特開昭61- 69224 (3)

出来るのでコストダウンになると共に、A局に送出される制御情報は規定値を外れた時のみ1ビットを送出するだけでよいので、サービス回線の有効利用が可能となる。

## (実施例)

以下図示実施例により、本発明の要旨を具体的に説明する。尚、全国を通じて同一符号は同一対象物を示す。

第1図は本発明の1実施例のブロック図である。

第1図において、A局より送信SD方式で送出された2つの送信波は、アンテナ10の点で合成され、途中の伝播路で生じた相位差が補償されて振幅特性の平坦な波になる。

この波は受信アンテナ10及び受信IF11を経てIF信号に変換されて外部に取出されるが、監視回路12でこのIF信号の振幅特性が規定値内に入っているかどうかが常時監視されている。

この監視は前記の様に、IF信号の中心周波数及び両端の周波数の成分を検帯域ろ過器(図示せず)でそれぞれ抽出した後、検波して得られた3つ

の直接電圧から中心周波数と両端の周波数に対するレベル差を求め、そのレベル差が規定値以内の時は例えば“0”を、以上の時は“1”をこの監視回路12から送出する様になっている。

そこで、この情報をB局の送信IF14を介してA局に送出する。

A局ではB局監視回路12よりの情報が“0”である事を検出した時は、受信SD制御回路9よりの制御信号で送信用移相器18及び受信用移相器19が同時に制御される。

しかし、“1”的情報(修正情報と云う)が検出された時は、送信用移相器18と受信用移相器19の制御方向を逆にする必要があるので、受信用移相器19の制御信号と逆の極性を持つ制御信号が送信用移相器18に加えられ、実用上支障のない送信SD動作が可能となる。

これにより、装置のコストダウンが可能になると共に、送信用移相器18の制御の為の情報は1ビットでよいのでサービス回線の有効利用が可能である。

## (発明の効果)

以上説明した様に本発明は、受信SD制御回路より送受信用移相器の制御を行う様にしたので装置のコストダウンが可能である。

又、送信用移相器の制御の場合の修正情報は1ビットですむのでサービスチャネルの有効利用が可能となった。

## 4. 図面の簡単な説明

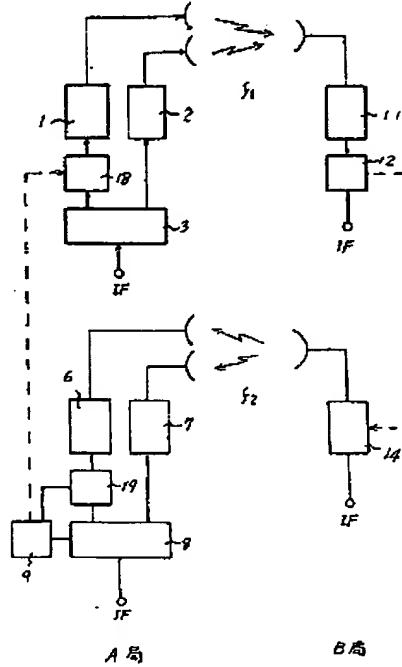
第1図は本発明の実施例のブロック図。

第2図は従来例のブロック図を示す。

図において、

- 1 はSD送信機、
- 2, 14 は送信波、
- 3 はハイブリッド回路、
- 6 はSD受信機、
- 7, 11 は受信波、
- 8 は合成器、
- 9 は受信SD制御回路、
- 12 は監視回路、
- 13 は送信SD制御回路を示す。

第1図



特開昭61- 69224 (4)

